

PACKAGE FOR OPTICAL SEMICONDUCTOR ELEMENT

Patent Number: JP2222185
Publication date: 1990-09-04
Inventor(s): NAKANISHI TAKUJI; others: 01
Applicant(s): NIPPON TELEGR & TELEPH CORP
Requested Patent: ☐ JP2222185
Application Number: JP19890041516 19890223
Priority Number(s):
IPC Classification: H01S3/18; H01L33/00
EC Classification:
Equivalents: JP2709127B2

Abstract

PURPOSE:To enable high-frequency drive and to enable high hermetic sealing by composing a pin for directly driving an optical semiconductor element of a hard coaxial wire.

CONSTITUTION:A coaxial pin 5' for driving an LD constituted of a hard coaxial wire, a coaxial pin 6' for driving a PD organized of the hard coaxial wire and a pin 7 for grounding are penetrated to a stem 4 while each pin is fixed to the stem 4 by metallic solder 10'. Accordingly, possible upper-limit frequency for directly driving the LD is increased, a crosstalk from the pin 5' to the pin 6' at the time of the excitation of the LD is prevented, and APC operation having high accuracy is enabled.

Data supplied from the esp@cenet database - I2

⑫ 公開特許公報(A) 平2-222185

⑤ Int. Cl.⁵H 01 S 3/18
H 01 L 33/00

識別記号

N

庁内整理番号

7377-5F
7733-5F

④ 公開 平成2年(1990)9月4日

審査請求 未請求 請求項の数 1 (全4頁)

④ 発明の名称 光半導体素子用パッケージ

② 特 願 平1-41516

② 出 願 平1(1989)2月23日

② 発 明 者 中 西 卓 二 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
 ② 発 明 者 鈴木 正 光 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
 ⑦ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
 ⑦ 代 理 人 弁理士 鈴江 武彦 外2名

明 細 書

1. 発明の名称

光半導体素子用パッケージ

2. 特許請求の範囲

上側に光半導体素子が設置されるステムと、該ステム上に設置した光半導体素子と該光半導体素子を駆動させるための外部回路とを、互いに電気的に結合するための該ステムに設置された1本もしくは複数本のピンとを有する光半導体素子用パッケージにおいて、少なくとも該光半導体素子を直接駆動させるための該ピンを、硬質の同軸線で構成することを特徴とする光半導体素子用パッケージ。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、半導体レーザ(以下LDと略称する)や、発光ダイオード(以下LEDと略称する)などの光半導体素子において、それらの高周波駆動を可能とし、かつ、良好な気密封止歩留りが得られる光半導体素子用パッケージに関するものである。

る。

[従来の技術]

従来、例えばコンパクトディスクなどに用いられるLD用のパッケージは、第2図に示すような構成を採っていた。即ち、第2図において、1はLD、2はLD1の出力をモニタし、APC(Automatic Power Control)回路(図示せず)によりLD1の出力を制御するためのモニタフォトダイオード(PD)、3はヒートシンク、4はステム、5はLD駆動用単線ピン、6はPD駆動用単線ピン、7は接地用ピン、8はワイアボンド、9はLD1およびPD2を外気と遮断するためのキャップ、10はピン5およびピン6とヒートシンク3の間の電気的絶縁を保ち、かつ、上記封止の役割の一端を担う低融点ガラスである。

このような構成の場合、ピン5、ピン6は単線であり、純インダクタンス素子であるため、ピン5もしくはピン6によって、

① LDの上限駆動周波数が限られる、

② 上記APCの制御方法として、例えばビ-

ク値検出法の如く、PD 2における高周波出力成分をもモニタする場合、ピン5ーピン6間の相互誘導により、LDの上限駆動周波数が限られる、などのほか、

③ 封止を完全にするため、低融点ガラス10の熱膨脹係数をステム4、およびピン5、ピン6のそれとほぼ一致させる必要があり、そのため、使用可能な低融点ガラス10、およびピン5およびピン6の材料が限定されるほか、該封止がLD実装歩留りを低下させる1要因となるなどの欠点があった。

〔発明が解決しようとする課題〕

本発明は上記の事情に鑑みてなされたもので、LDやLEDなどの光半導体素子において、それらの飛躍的な高周波駆動を可能とし、かつ、高い気密封止歩留りを可能とする光半導体素子用パッケージを提供することを目的とする。

〔課題を解決するための手段と作用〕

本発明は、高周波駆動を可能とし、かつ、高い気密封止歩留りを可能とするために、上側に光半

導体素子が設置されるステムと、該ステム上に設置した光半導体素子と該光半導体素子を駆動させるための外部回路とを、互いに電気的に結合するための該ステムに設置された1本もしくは複数本のピンとを有する光半導体素子用パッケージにおいて、少なくとも該光半導体素子を直接駆動させるための該ピンを、硬質の同軸線で構成することを特徴とするものである。

〔実施例〕

以下図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明の1実施例を説明するための図であって、第2図と同一の部位には同一番号を付した。

即ち、ステム4には硬質（いわゆるセミ・リジッド）の同軸線より構成されるLD駆動用同軸ピン5'、硬質（いわゆるセミ・リジッド）の同軸線より構成されるPD駆動用同軸ピン6'、および接地用ピン7が貫通されると共に、各ピン5'、6'、7はステム4に金属はんだ10'によりは

んだ付けされて設置される。前記LD駆動用同軸ピン5'はLD1を駆動させるための外部回路（図示せず）とLD1とを電気的に結合するもので、その芯線、および外管の材料は銅であり、第1図に示すように、その外管が、はんだ10'により直接堅固にステム4に固定されている。前記PD駆動用同軸ピン6'はPD2を駆動させるための外部回路（図示せず）とPD2とを電気的に結合するもので、その芯線、および外管の材料は銅であり、第1図に示すように、その外管が、はんだ10'により直接堅固にステム4に固定されている。前記ステム4上の取付部11にはヒートシンク3を介してLD1が設置され、このLD1はワイアボンド8により前記LD駆動用同軸ピン5'の芯線に接続される。前記ステム4上の前記LD1の近傍にはPD2が設置され、このPD2はワイアボンド8により前記PD駆動用同軸ピン6'の芯線に接続される。前記ステム4には前記LD1およびPD2等を覆うようにしてキャップ9が取付けられる。

このような構造になっているから、LD直接駆動のための可能上限周波数が従来に比べ、飛躍的に大きくなった。例えば、従来、ピン5の長さが5mmの場合、その帯域は約3GHzに制限されていたが、本発明の場合、ピン5'の長さはその帯域に無関係、従って、その帯域は8のワイアボンド長制限となり、ワイアボンド8の長さが1mmの場合、該帯域は約20GHzに拡大した。

また、従来構造の場合、LD励起時のピン5からピン6への電気漏話が大きく、そのため、従来、APC方式として、低帯域ないわゆる平均値方式しか用いることが出来なかった。しかしながら、本発明の場合、ピン5'、およびピン6'が同軸構造であるため、LD励起時のピン5'からピン6'への漏話がほぼ無くなり、その結果、APC方式として、広帯域なピーク値検出方式などが可能となった。その結果、従来に比してより高精度のAPC動作が可能となった。

ここで、もしLD出力のモニタが不要の場合、ピン6'を除き、LD駆動用同軸ピン5'のみを

設置すればよいことは勿論である。

〔発明の効果〕

以上説明したように、本発明は、光半導体素子用パッケージにおいて、ステム上に設置した光半導体素子と、該光半導体素子を駆動させるための外部回路とを、互いに電気的に結合するための、該ステムに設置された1本もしくは複数本のピンにおいて、少なくとも該光半導体素子を直接駆動させるための該ピンを、硬質の同軸線で構成する構造となっているため、LDやLEDなどの光半導体素子において、それらの飛躍的な高周波駆動を可能とし、かつ、高い気密封止歩留りを可能とするなどの利点がある。

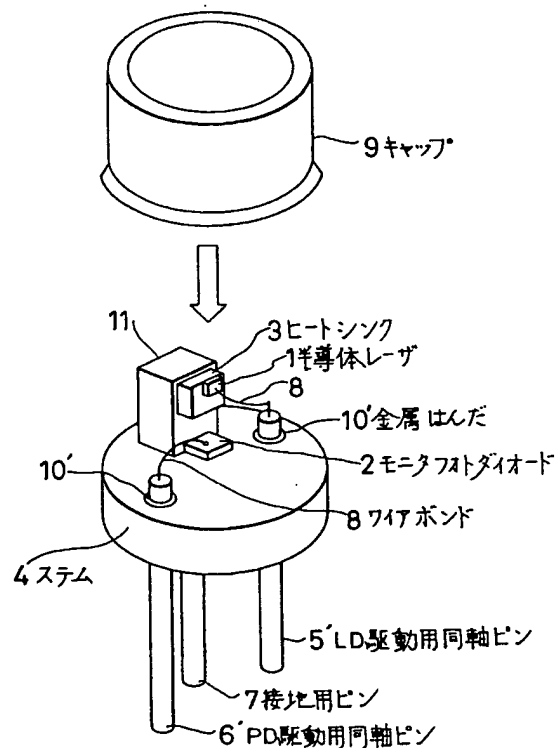
4. 図面の簡単な説明

第1図は本発明の一実施例を示す斜視図、第2図は従来の光半導体素子用パッケージを示す斜視図である。

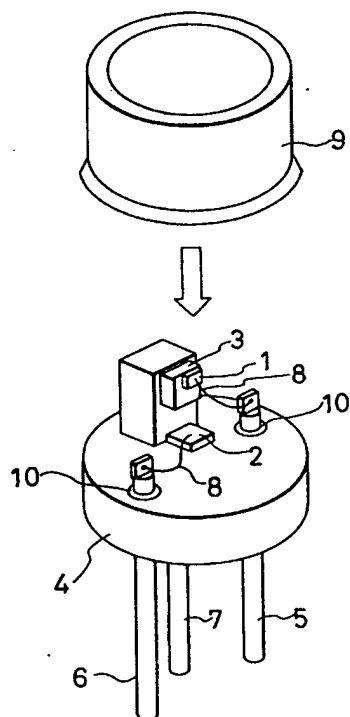
1…半導体レーザ、2…モニタフォトダイオード、3…ヒートシンク、4…ステム、5'…LD駆動用同軸ピン、6'…PD駆動用同軸ピン、

7…接地用ピン、8…ワイアボンド、9…キャップ、10'…金属はんだ。

出願人代理人 弁理士 鈴江武彦



第 1 図



第 2 図